
Synchronisation entre domaines d'horloge différents



Pierre Langlois

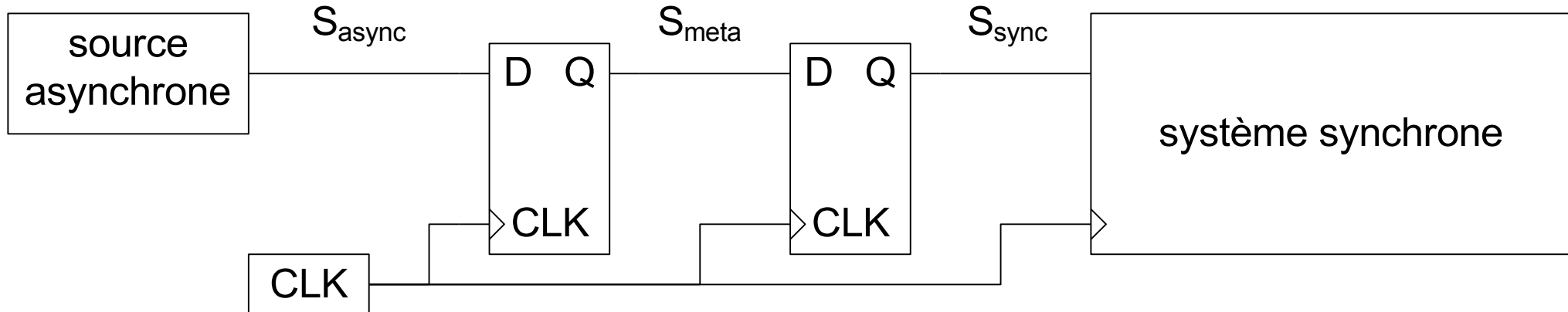
<http://creativecommons.org/licenses/by-nc-sa/2.5/ca/>

Synchronisation entre domaines d'horloge différents

- Beaucoup de systèmes numériques synchrones doivent traiter de l'information asynchrone:
 - Entrées du monde extérieur, par exemple l'interface avec les humains, comme les boutons d'un ascenseur.
 - L'interface avec un autre système numérique synchrone avec une horloge différente. Par exemple, un ordinateur doit pouvoir correctement interpréter des signaux en provenance d'un clavier ou d'une souris. Ces dispositifs sont dotés de leur propre générateur d'horloge.
 - Sur un même FPGA, l'interface entre deux modules menés par des horloges différentes (GALS: *Globally Asynchronous, Locally Synchronous*).
- Le problème d'interfaçage dans ces cas est le suivant : comment s'assurer que les transitions sur les signaux provenant de l'autre système ou du monde extérieur ne se produisent pas à l'intérieur de la période définie par les paramètres t_{su} et t_h autour des fronts actifs d'horloge?

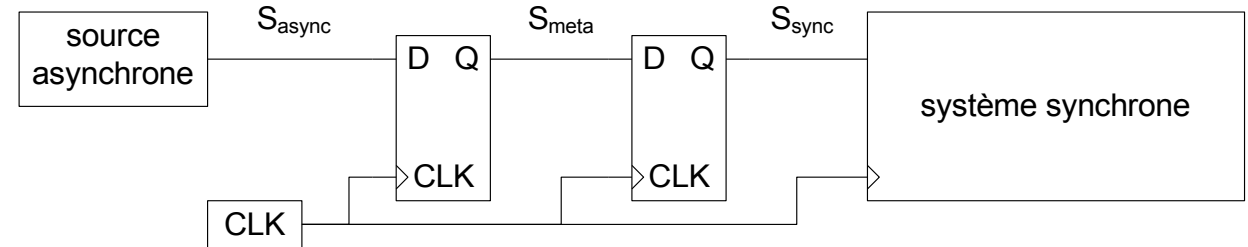
Synchronisation entre domaines d'horloge différents

- Utiliser deux bascules connectées en cascade.
- La première bascule est reliée à la source asynchrone.
- Son signal de sortie, S_{meta} , peut être métastable (une valeur variable entre 0 et 1).
- La probabilité de métastabilité est $(t_{su} + t_h) / T$, où T est la période d'horloge du système.
- La seconde bascule peut recevoir un signal métastable, mais en principe il sera stabilisé avant la prochaine transition d'horloge.
- Le signal reçu pourrait être incorrect, le système doit effectuer une vérification et correction d'erreur.



Synchronisation entre domaines d'horloge différents

- Il est possible d'augmenter la performance du circuit de synchronisation:
 - en augmentant le nombre de bascules dans la chaîne; ou,
 - en alimentant la deuxième bascule avec une horloge plus lente.
 - Cependant, dans ce cas on introduit habituellement un déphasage d'horloge qui doit ensuite être compensé.
- Dans le circuit du double tampon, on suppose que la fréquence d'horloge du système synchrone est beaucoup plus grande que la fréquence avec laquelle varie la sortie de la source asynchrone, et donc qu'on l'échantillonne suffisamment souvent.



Vous devriez maintenant être capable de ...

- Expliquer le problème de la synchronisation entre domaines d'horloge et expliquer à l'aide d'un diagramme une manière de le minimiser. (B3)

Code	Niveau (http://fr.wikipedia.org/wiki/Taxonomie_de_Bloom)
B1	Connaissance – mémoriser de l'information.
B2	Compréhension – interpréter l'information.
B3	Application – confronter les connaissances à des cas pratiques simples.
B4	Analyse – décomposer un problème, cas pratiques plus complexes.
B5	Synthèse – expression personnelle, cas pratiques plus complexes.