
Chemin critique et fréquence maximale d'horloge



Pierre Langlois

<http://creativecommons.org/licenses/by-nc-sa/2.5/ca/>

Chemin critique et fréquence maximale d'horloge

Sujets de ce thème

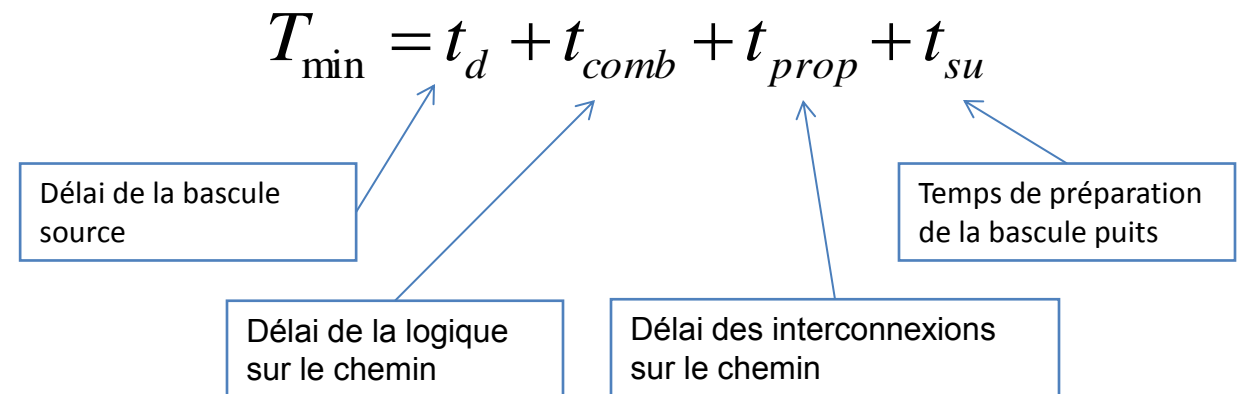
- Chemin critique
- Fréquence maximale d'horloge
- Exemples

Fréquence maximale d'horloge et chemin critique

- La fréquence maximale d'opération d'un circuit séquentiel est la fréquence d'horloge la plus élevée à laquelle le circuit continue de fournir des résultats corrects.
- La réciproque de la fréquence maximale d'horloge est la période minimale du circuit.

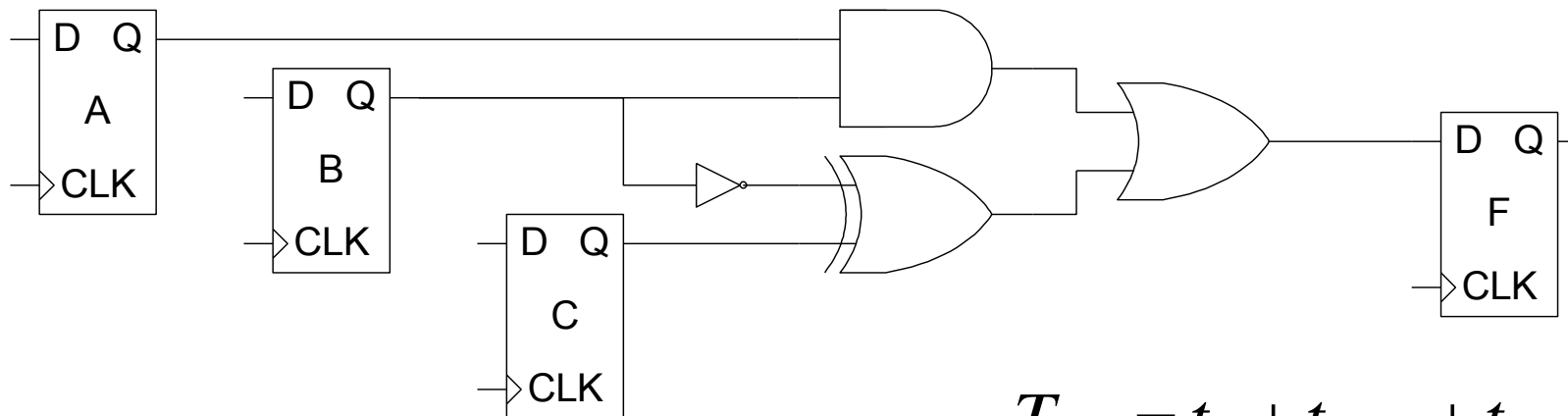
$$f_{\max} = \frac{1}{T_{\min}}$$

- La période minimale du circuit est égale à la somme du délai sur le chemin critique et du temps de préparation de la bascule qui reçoit le signal.
- Le chemin critique est le chemin avec le délai le plus long.
- Un chemin part d'une bascule et s'arrête à une autre bascule, sans passer par d'autres bascules.



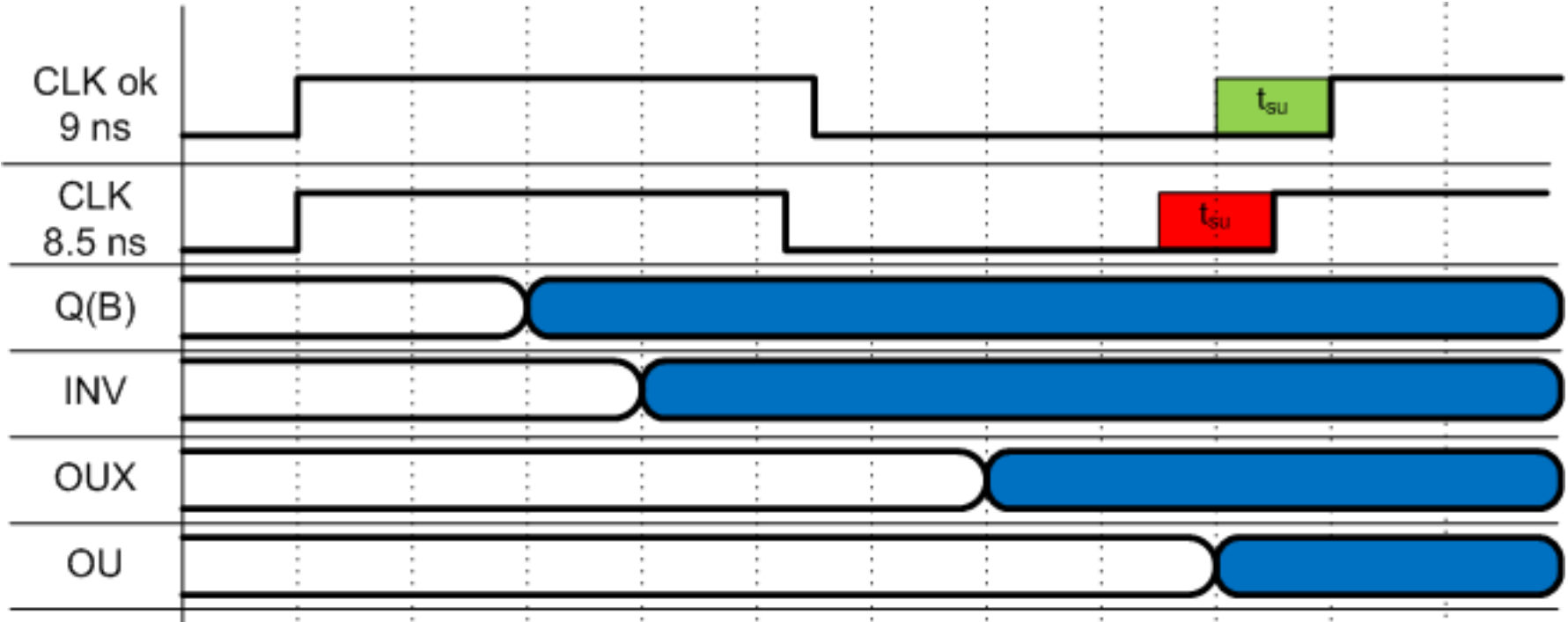
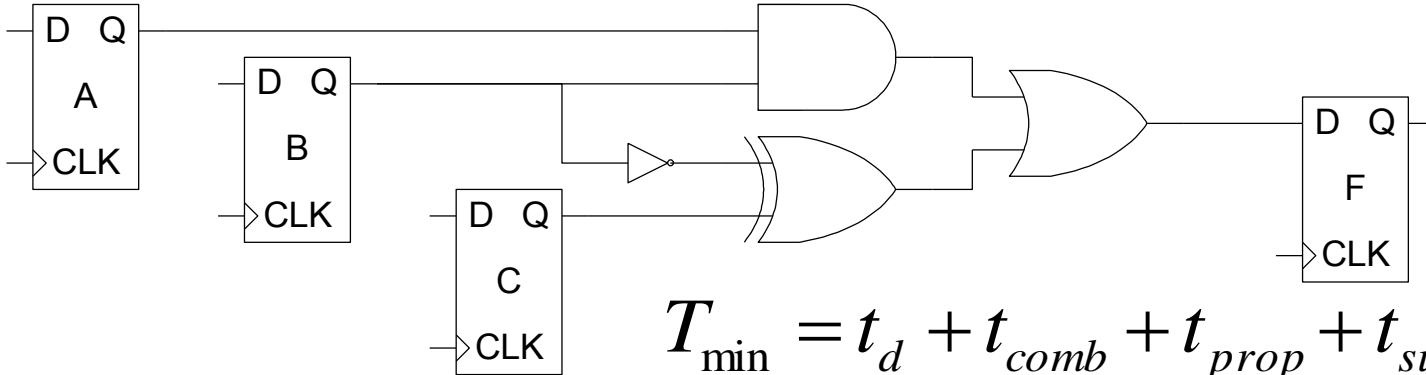
Exemple #1

- Les bascules ont un temps de préparation de 1 ns et un délai de propagation de 2 ns;
- Les portes logiques INV, ET, OU et OUX ont des délais de propagation de 1, 2, 2 et 3 ns, respectivement.
- On peut négliger les délais de propagation des interconnexions.
- Les chemins sont
 - A-ET-OU-F
 - B-ET-OU-F
 - B-INV-OUX-OU-F : chemin critique
 - C-OUX-OU-F
- La période minimale d'horloge est
$$2 + 1 + 3 + 2 + 1 = 9 \text{ ns.}$$



$$T_{\min} = t_d + t_{comb} + t_{prop} + t_{su}$$

Exemple #1

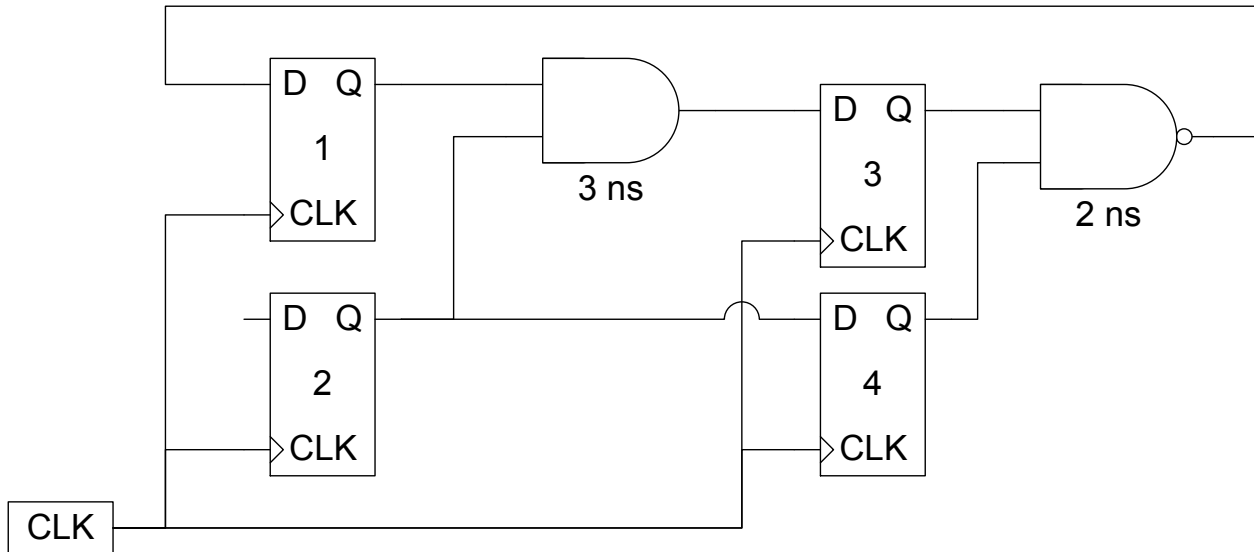


Exemple #2

- Les bascules ont des délais de propagation de 2 ns, un temps de préparation de 1 ns, et un temps de maintien de 1 ns.
- La fréquence d'horloge est de 100 MHz.

- Énumérez les chemins, donnez le délai sur chacun, et indiquez si la période d'horloge est suffisante et par combien.

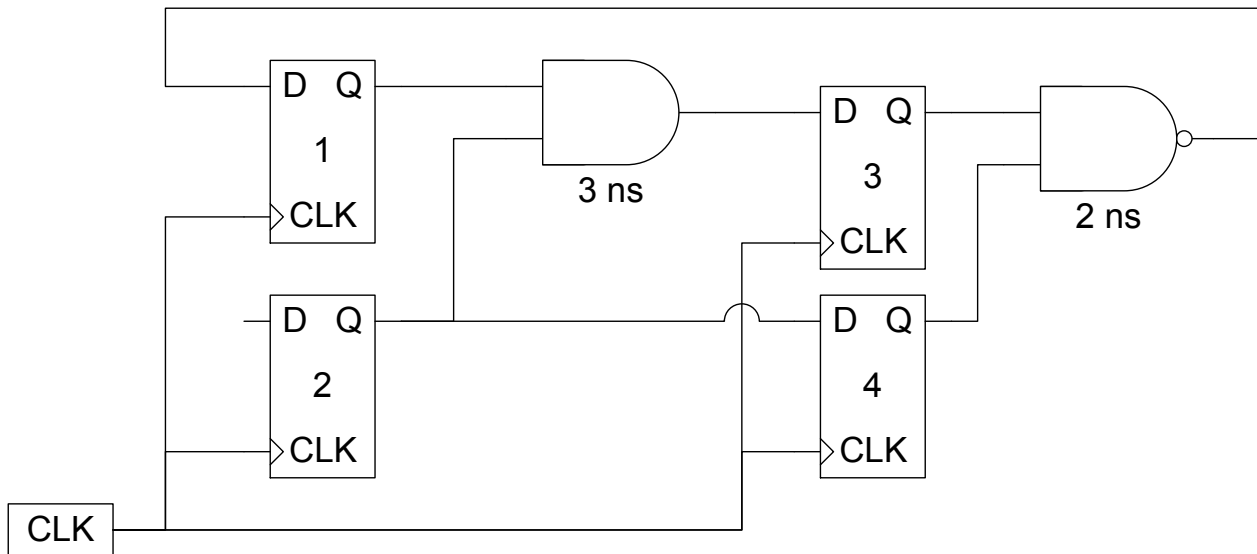
$$T_{\min} = t_d + t_{comb} + t_{prop} + t_{su}$$



Exemple #2

- Les bascules ont des délais de propagation de 2 ns, un temps de préparation de 1 ns, et un temps de maintien de 1 ns.
- La fréquence d'horloge est de 100 MHz.

- Énumérez les chemins, donnez le délai sur chacun, et indiquez si la période d'horloge est suffisante et par combien.



**ARRÊTEZ LA VIDÉO
ET FAITES L'EXERCICE!**

Exemple #2 - solution

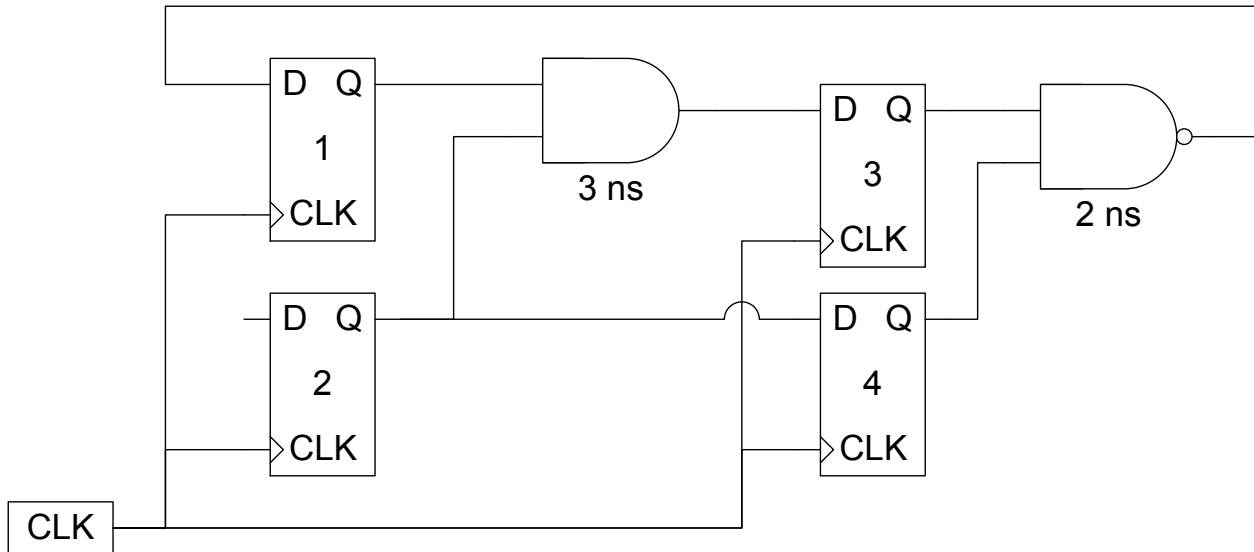
- Les bascules ont des délais de propagation de 2 ns, un temps de préparation de 1 ns, et un temps de maintien de 1 ns.
- La fréquence d'horloge est de 100 MHz.

- Énumérez les chemins, donnez le délai sur chacun, et indiquez si la période d'horloge est suffisante et par combien.

$$T_{\min} = t_d + t_{comb} + t_{prop} + t_{su}$$

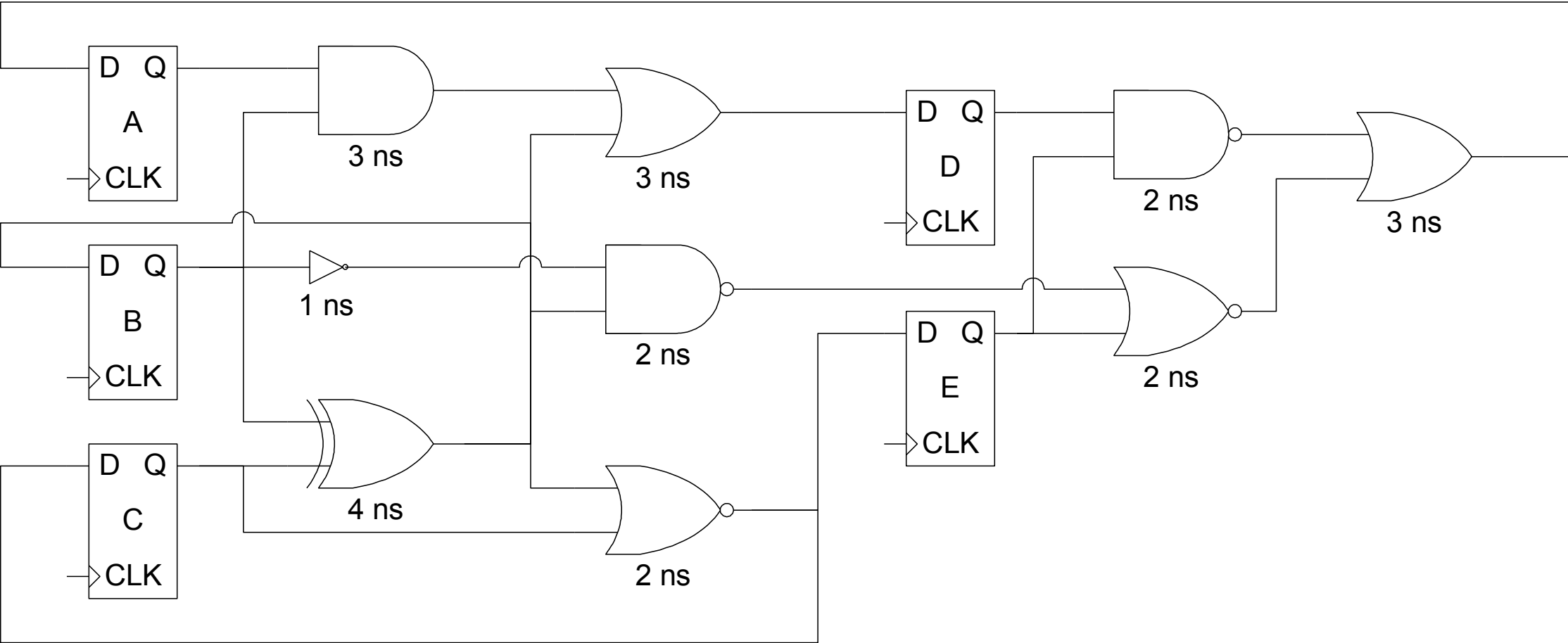
Chemins, de haut en bas:

1. Q1, ET, D3: 2 + 3 + 1 = 6 ns, extra 4 ns
2. Q2, ET, D3: 2 + 3 + 1 = 6 ns, extra 4 ns
3. Q2, D4: 2 + 1 = 3 ns, extra 7 ns
4. Q3, NET, D1: 2 + 2 + 1 = 5 ns, extra 5 ns
5. Q4, NET, D1: 2 + 2 + 1 = 5 ns, extra 5 ns



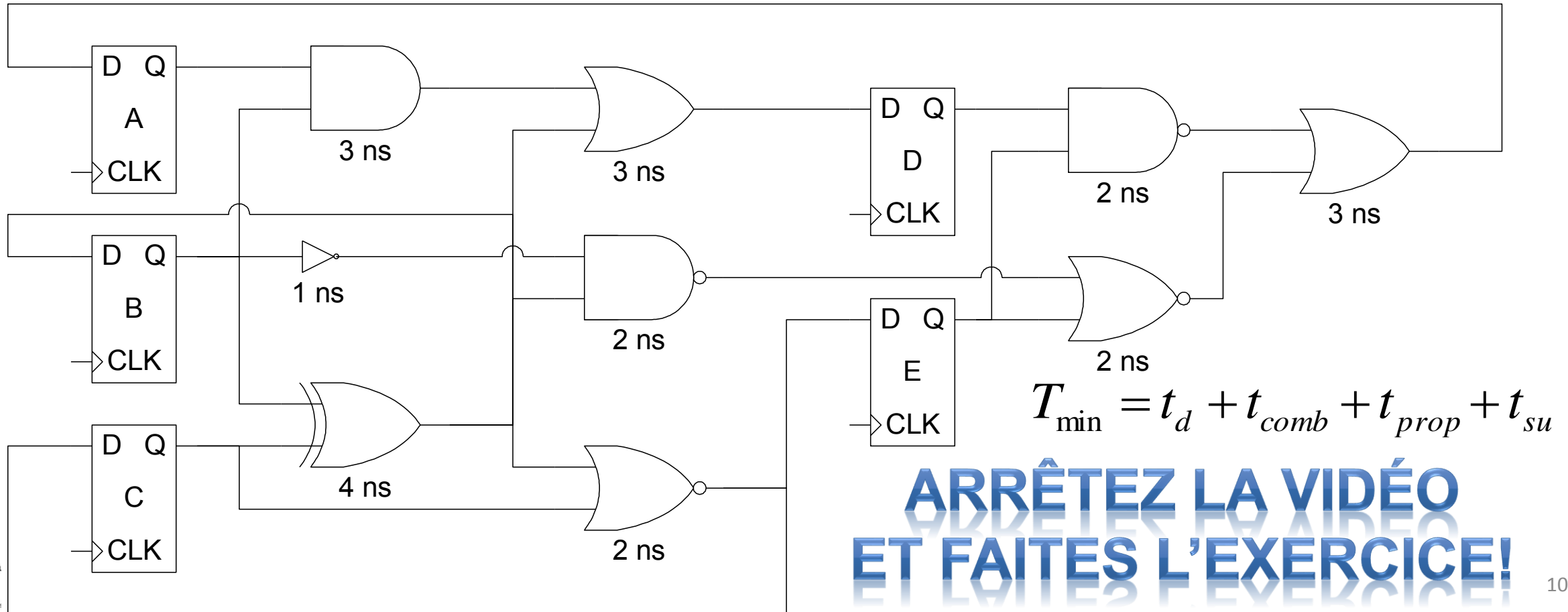
Exemple #3

- Déterminez la fréquence maximale d'horloge du circuit suivant.
- Les bascules ont $t_{su} = 1\text{ ns}$ et $t_d = 2\text{ ns}$. On peut négliger les délais des interconnexions.



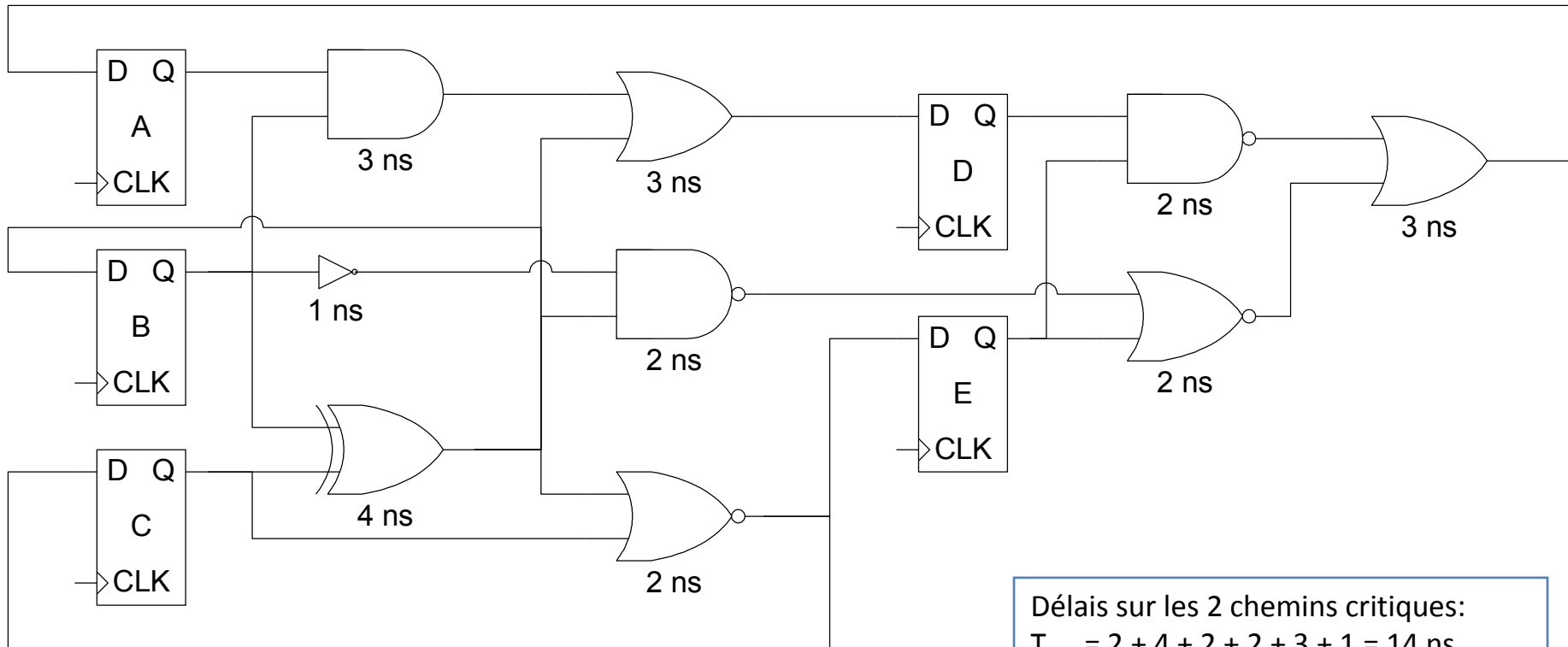
Exemple #3

- Déterminez la fréquence maximale d'horloge du circuit suivant.
- Les bascules ont $t_{su} = 1 \text{ ns}$ et $t_d = 2 \text{ ns}$. On peut négliger les délais des interconnexions.



Exemple #3 - solution

- Déterminez la fréquence maximale d'horloge du circuit suivant.
- Les bascules ont $t_{su} = 1 \text{ ns}$ et $t_d = 2 \text{ ns}$. On peut négliger les délais des interconnexions.



- Chemins, de haut en bas:
1. A, ET, OU, D
 2. B, ET, OU, D
 3. B, NON, NET, NOU, OU, A
 4. B, OUX, OU, D
 5. B, OUX, B
 6. B, OUX, NET, NOU, OU, A
 7. B, OUX, NOU, E
 8. B, OUX, NOU, C
 9. C, OUX, OU, D
 10. C, OUX, B
 11. C, OUX, NET, NOU, OU, A
 12. C, OUX, NOU, E
 13. C, OUX, NOU, C
 14. C, NOU, E
 15. C, NOU, C
 16. D, NET, OU, A
 17. E, NET, OU, A
 18. E, NOU, OU, A

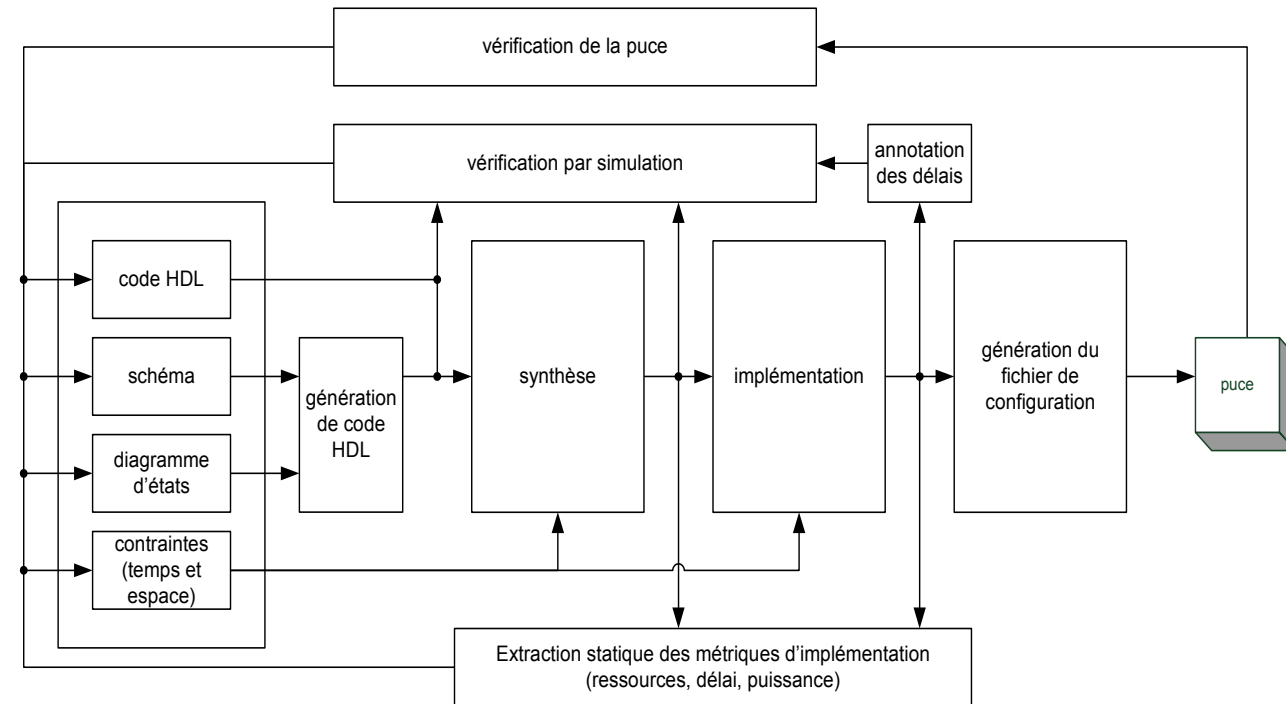
Délais sur les 2 chemins critiques:

$$T_{\min} = 2 + 4 + 2 + 2 + 3 + 1 = 14 \text{ ns}$$

$$f_{\max} = 71.4 \text{ MHz}$$

Spécifier la fréquence d'horloge désirée dans le flot de conception

- On donne une directives aux outils de synthèse et d'implémentation afin de rencontrer les spécifications du système.
- On peut utiliser le fichier *.ucf.
- On spécifie en général une période plus courte que celle qui est désirée.
- Par exemple, la planchette de développement Genesys inclut une horloge à 100 MHz reliée à la patte AG18 du FPGA – on peut spécifier une période de 9 ns pour avoir une marge de manœuvre.



```
# horloge
NET "clk" LOC = "AG18"; # 100 MHz System Clock
NET "CLK" TNM_NET = "CLK";
TIMESPEC "TS_CLK" = PERIOD "CLK" 9 ns HIGH 50 %;
```

Vous devriez maintenant être capable de ...

- Calculer le chemin critique et la fréquence maximale d'horloge d'un circuit. (B3)

Code	Niveau (http://fr.wikipedia.org/wiki/Taxonomie_de_Bloom)
B1	Connaissance – mémoriser de l'information.
B2	Compréhension – interpréter l'information.
B3	Application – confronter les connaissances à des cas pratiques simples.
B4	Analyse – décomposer un problème, cas pratiques plus complexes.
B5	Synthèse – expression personnelle, cas pratiques plus complexes.