
Options d'implémentation des solutions matérielles pour les systèmes numériques



Pierre Langlois

<http://creativecommons.org/licenses/by-nc-sa/2.5/ca/>

Sujets de ce thème

- La logique fixe et la logique programmable
- Facteurs de coûts, de temps de développement et de performance
- Choisir la meilleure option

Les circuits intégrés à application spécifique

ASIC : Application Specific Integrated Circuit :

- Circuit intégré à application spécifique.
- En général conçu sur mesure pour répondre à un besoin précis dans un produit.
- Circuit très efficace en termes de puissance, taille ou taux de traitement.
- Exemple: intégration de plusieurs fonctions d'un téléphone cellulaire pour avoir un gain de performance.

Circuits intégrés qui ne sont pas normalement considérés des ASIC:

- microprocesseurs et processeurs DSP;
- mémoires DRAM et SRAM;
- composants logiques discrètes dans un boîtier: portes logiques, multiplexeurs, etc.;
- *ASSP (Application-Specific Standard Product):* circuits à usage spécifique, comme un décodeur vidéo ou un circuit UART, mais qui sont vendus à très grande échelle.

Avec l'intégration de plus en plus de transistors sur une même puce, ces définitions et les distinctions entre elles deviennent moins claires avec le temps.

Technologies d'ASIC: logique fixe et logique programmable

Technologies de circuits intégrés à application spécifique (ASIC)	
Logique fixe	Logique programmable
ASIC sur mesure <i>Full-custom ASIC</i>	Mémoire morte <i>Programmable Read Only Memory – PROM</i> <i>Electrically Programmable ROM – EPROM</i> <i>Erasable EPROM – EEPROM</i>
ASIC à cellules normalisées <i>Cell-based ASIC</i>	Réseau de logique programmable <i>Programmable Logic Array - PLA</i>
Réseau pré-diffusé de portes <i>Gate Array</i>	Circuit PAL <i>Programmable Array Logic™ - PAL</i>
	Circuit GAL <i>Generic Array Logic™ - GAL</i>
	Circuit logique programmable complexe <i>Complex Programmable Logic Device – CPLD</i>
	Réseau prédiffusé programmable par l'utilisateur <i>Field-Programmable Gate Array – FPGA</i>

- En logique fixe, le circuit implémenté sur la puce est fixe et sa fonction ne peut pas être modifiée.
- En logique programmable, la puce comprend des structures pouvant être modifiées par l'utilisateur.
 - Programmer des fonctions logiques arbitraires.
 - Programmer des interconnexions entre des blocs de calcul.
 - Adapter les ports d'entrée et de sortie selon ses besoins.
- Dans ce cours, nous n'allons considérer que la logique programmable, et nous concentrer sur l'utilisation des FPGA.

Économie des ASIC

	Logique fixe	FPGA
Conception (frais non récurrents)	Salaires des ingénieurs Licences de logiciels Blocs de propriété intellectuelle	
Frais fixes à la fonderie	\$100K à \$10M	-
Frais de production à la fonderie	\$1/puce	-
Achat de la puce	-	\$10 à \$1K/puce
Frais de production	Tests et vérification Monter la puce sur une carte	
Frais de distribution	Emballage, Publicité, Transport, Gestion des comptes, Retours, etc.	

- Les frais de conception, de production et de distribution sont similaires pour la logique fixe et la logique programmable.
- Une fonderie est une entreprise qui fabrique des circuits intégrés. Les coûts de fabrication sont faramineux. La première et plus grande fonderie est la *Taiwan Semiconductor Manufacturing Company* – TSMC.
- Beaucoup d'entreprises sont dites *fabless*, c'est-à-dire qu'elles confient la fabrication de leurs puces à une fonderie: Qualcomm, NVIDIA, Xilinx, etc.
- Les frais fixes couvrent la production des masques de fabrication pour une puce en particulier.
- Le coût d'achat d'un FPGA inclut les frais engagés par son manufacturier et son profit.

Économie des ASIC: exemple

Un ASIC peut être produit en logique fixe ou en logique programmable.

- Il faudra 6 mois à 5 ingénieurs pour faire la conception.
- On estime les frais fixes à la fonderie à \$1M et les frais de production à \$2 par puce.
- Un FPGA suffisamment puissant pour contenir le design coûterait \$50 par puce.
- Les frais de production et de distribution sont estimés à \$25 par puce dans pour les deux technologies.

Combien coûterait la production de 5000 unités dans chaque cas?

**ARRÊTEZ LA VIDÉO
ET FAITES LES CALCULS!**

Économie des ASIC: exemple - solution

Un ASIC peut être produit en logique fixe ou en logique programmable.

- Il faudra 6 mois à 5 ingénieurs pour faire la conception.
- On estime les frais fixes à la fonderie à \$1M et les frais de production à \$2 par puce.
- Un FPGA suffisamment puissant pour contenir le design coûterait \$50 par puce.
- Les frais de production et de distribution sont estimés à \$25 par puce dans pour les deux technologies.

Combien coûterait la production de 5000 unités dans chaque cas?

	Logique fixe	FPGA
Conception (frais non récurrents)	5 ingénieurs × \$100K / an × 0.5 an	
Frais fixes à la fonderie	\$1M	-
Frais de production à la fonderie	\$2 × 5K	-
Achat de la puce	-	\$50 × 5K
Frais de production et distribution	\$25 × 5K	
Total	\$1.39M	\$625K

Temps de développement des ASIC

	Logique fixe	FPGA
Conception	Spécification fonctionnelle Description du design (VHDL, Verilog) Simulation et Vérification Synthèse pour la technologie choisie	
Temps de développement à la fonderie	1 à 3 mois	-
Vérification physique	Montage et vérification des cartes	

- Pour la logique fixe, il faut compter plusieurs semaines entre le moment où la conception du circuit est terminée et le moment où les premières puces sont livrées.
- Si un problème est décelé dans les puces, il faut lancer une nouvelle production et répéter les temps d'attente.
- En logique programmable, on peut effectuer la programmation en quelques minutes ou quelques heures, selon la complexité du circuit.
- Le risque est donc beaucoup plus grand en logique fixe. Il faut tenir compte de ce risque dans l'évaluation des coûts des deux technologies.

Performance relative des ASIC

	Logique fixe	FPGA
Fréquence d'horloge maximale (GHz)	~3	~0.5
Consommation de puissance (watts)	P	~10 P
Espace requis (mm ²) / porte logique	E	10-100 E
Espace requis / quantité de logique requise	Relation linéaire	Relation linéaire par paliers

- La technologie de fabrication des FPGA est en général en retard d'une génération (2-5 ans) sur celle de la logique fixe.
 - La logique fixe peut atteindre des fréquences d'horloge plus élevées.
 - La logique fixe consomme moins de puissance.
- L'implémentation d'une porte logique dans un FPGA est faite à l'aide d'éléments programmables qui prennent en général beaucoup plus d'espace qu'en logique fixe.
- À l'achat, un FPGA contient une quantité fixe et minimale de ressources, qu'on les utilise ou non.

Performance relative des ASIC: exemple

Un système numérique doit traiter de l'information avec un débit de 100 M résultats / s.

Les fréquences maximales d'horloge en logique fixe et logique programmable sont de 1 GHz et 250 MHz.

Un bloc de traitement peut produire 1 résultat en 10 cycles d'horloge. On peut instancier plusieurs blocs en parallèle pour augmenter le débit.

Un bloc de traitement occupe 45 K portes logiques.

La fonderie peut produire des puces de 10 M portes.

Le FPGA choisi comporte 65 K portes.

Comparez une solution en logique fixe et une solution en logique programmable.

**ARRÊTEZ LA VIDÉO
ET FAITES LES CALCULS!**

Performance relative des ASIC: exemple - solution

Un système numérique doit traiter de l'information avec un débit de 100 M résultats / s.

Les fréquences maximales d'horloge en logique fixe et logique programmable sont de 1 GHz et 250 MHz.

Un bloc de traitement peut produire 1 résultat en 10 cycles d'horloge. On peut instancier plusieurs blocs en parallèle pour augmenter le débit.

Un bloc de traitement occupe 45 K portes logiques.

La fonderie peut produire des puces de 10 M portes.

Le FPGA choisi comporte 65 K portes.

Comparez une solution en logique fixe et une solution en logique programmable.

En logique fixe:

- Un bloc suffit: $1 \text{ GHz} / 10 \text{ cycles} \geq 100 \text{ M rés. / s.}$
- Une puce suffit: $45 \text{ K portes} \leq 10 \text{ M portes.}$

En logique programmable:

- Il faut 4 blocs:
 $250 \text{ MHz} / 10 \text{ cycles} \times 4 \geq 100 \text{ M rés. / s.}$
- Il faut 3 FPGA:
 $3 \times 65 \text{ K} \leq 4 \times 45 \text{ K}$
(on suppose qu'on peut répartir les 4 blocs sur 3 FPGA)

Vous devriez maintenant être capable de ...

- Énumérer les options d'implémentation pour les solutions matérielles en logique fixe et en logique programmable. (B1)
- Expliquer les facteurs qui affectent les coûts de fabrication, le temps de développement et la performance relative de la logique fixe et de la logique programmable. (B2)
- Calculer et comparer les coûts de fabrication, le temps de développement et la performance relative pour une solution matérielle implémentée en logique fixe et en logique programmable. (B3, B4)

Code	Niveau (http://fr.wikipedia.org/wiki/Taxonomie_de_Bloom)
B1	Connaissance - mémoriser de l'information.
B2	Compréhension – interpréter l'information.
B3	Application – confronter les connaissances à des cas pratiques simples.
B4	Analyse – décomposer un problème, cas pratiques plus complexes.
B5	Synthèse – expression personnelle, cas pratiques plus complexes.